

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2003 年 12 月 24 日 (24.12.2003)

PCT

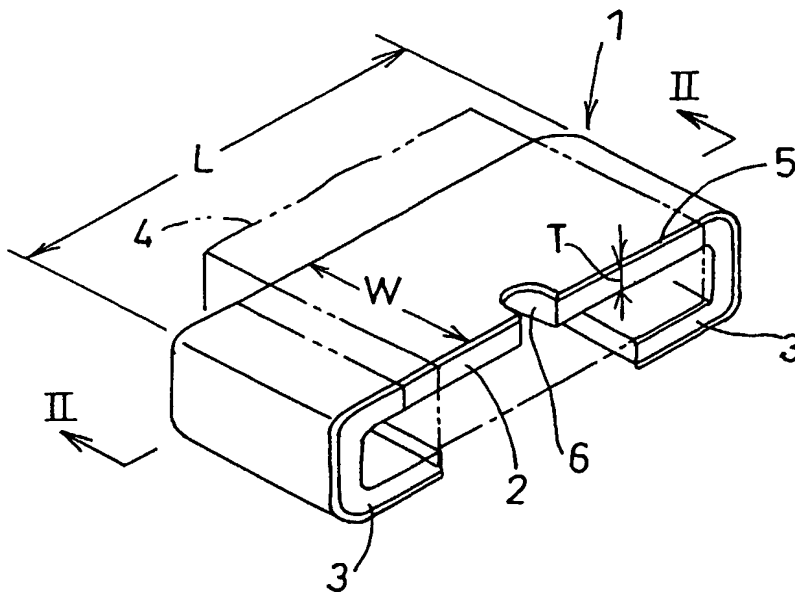
(10) 国際公開番号
WO 03/107361 A1

- (51) 国際特許分類⁷: H01C 3/00, 17/00 (74) 代理人: 石井 暁夫, 外 (ISHII, Akeo et al.); 〒530-0041 大阪府 大阪市北区 天神橋2丁目北1番21号 八千代ビル 東館 Osaka (JP).
- (21) 国際出願番号: PCT/JP03/07456
- (22) 国際出願日: 2003 年 6 月 12 日 (12.06.2003) (81) 指定国 (国内): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NI, NO, NZ, OM, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願2002-172892 2002 年 6 月 13 日 (13.06.2002) JP
特願2002-172893 2002 年 6 月 13 日 (13.06.2002) JP
- (71) 出願人 (米国を除く全ての指定国について): ローム株式会社 (ROHM CO., LTD.) [JP/JP]; 〒615-8585 京都府 京都市 右京区 西院 溝崎町 2 1 番地 Kyoto (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 塚田 虎之 (TSUKADA, Torayuki) [JP/JP]; 〒615-8585 京都府 京都市 右京区 西院 溝崎町 2 1 番地 ローム株式会社 内 Kyoto (JP).
- (84) 指定国 (広域): ARIPO 特許 (GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア特許 (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ特許 (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PT, RO, SE, SI, SK, TR), OAPI 特許 (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).
- 添付公開書類:
— 国際調査報告書

[続葉有]

(54) Title: CHIP RESISTOR HAVING LOW RESISTANCE AND ITS PRODUCING METHOD

(54) 発明の名称: 低い抵抗値を有するチップ抵抗器とその製造方法



(57) Abstract: A chip resistor comprising a resistor formed of an alloy of a high resistance metal and a low resistance metal and into a rectangular prism, and connection terminal electrodes provided at the opposite ends of the resistor in the longitudinal direction of the rectangular prism, wherein the resistance can be decreased without causing increase in the temperature coefficient of resistance or the weight. On the surface of the resistor, a plating layer of a pure metal having a resistance lower than that of an alloy composing the resistor is formed, thereby meeting the above requirement.

(57) 要約: 高抵抗の金属と低抵抗の金属との合金にて直方体に形成された抵抗体と、この抵抗体のうち直方体の長手方向の両端に設けた接続端子電極とを備えるチップ抵抗器において、その抵抗値を、抵抗温度係数及び重量の増大等を招来することなく、小さくできるようにすることを課題とする。前記抵抗体における表面に、当該抵抗体を構成する合金よりも低い抵抗の純金属によるメッキ層を形成することにより上記課題を解決する。



2文字コード及び他の略語については、定期発行される
各PCTガゼットの巻頭に掲載されている「コードと略語
のガイダンスノート」を参照。

明 細 書

低い抵抗値を有するチップ抵抗器とその製造方法

発明の背景

本発明は、例えば、 $1\ \Omega$ 以下というように低い抵抗値を有するチップ抵抗器と、これを製造する方法とに関するものである。

従来、この種のチップ抵抗器は、例えば、従来技術の特開2001-118701号公報等に記載されているように、抵抗体が、銅等のように低い抵抗を有する基材の金属（以下、低抵抗の金属と称する）に対してニッケル等のように前記基材の金属よりも高い抵抗を有する金属（以下、高抵抗の金属と称する）を添加して成る合金にて直方体に形成する。そして、この抵抗体のうち直方体の左右両端に、プリント基板等に対して半田付け等にて接続するために接続端子電極を設けるという構成にしている。

そして、この種のチップ抵抗器において、その両接続端子電極間における抵抗値は、その抵抗体を構成する合金における固有抵抗に依存するところが多い。前記合金における固有の抵抗は、高抵抗の金属に対する低抵抗の金属の割合が多いときには低く、低抵抗の金属に対する高抵抗の金属の割合が多いときには高くなるように、高抵抗の金属に対する低抵抗の金属の割合に比例して低くなり、低抵抗の金属に対する高抵抗の金属の割合に比例して高くなる。

このために、従来のチップ抵抗器においては、その抵抗体の直方体における長手方向に沿った長さ寸法と、その長手方向と直角方向の幅寸法とが予め決められている場合において、その両接続端子電極間における抵抗値、つまり、チップ抵抗器における抵抗値をより低くするには、

①. 前記合金を、高抵抗の金属に対する低抵抗の金属の割合を多くした合金にする。

②. 前記抵抗体における板厚さ寸法を厚くする。

のいずれか一方又は両方を採用するという構成にしている。

しかし、一般に、金属材料には、抵抗が温度によって変化するという抵抗温度係数が存在し、この抵抗温度係数は、合金よりも純粋の金属のほうが高いという性質を有していることが知られている。

従って、前記チップ抵抗器における抵抗値を低くすることのために、前記①のように、その抵抗体を構成する合金において低抵抗の金属（基材の金属）の割合を多くすることは、この合金は、前記低抵抗の金属（基材の金属）の純度に近づくことになるから、前記チップ抵抗器における抵抗温度係数が高くなるという問題がある。

また、前記チップ抵抗器における抵抗値を低くすることのために、前記②のように、前記抵抗体における板厚さ寸法を厚くすることは、チップ抵抗器における重量のアップを招来するばかりか、抵抗体における長手方向の両端を接続端子電極に曲げ加工することが困難になる。さらに、抵抗値を、抵抗体に対するトリミング溝の刻設にて所定値に調節するためのトリミング調整が、著しく困難になるという問題がある。

一方、金属材料における抵抗温度係数は、殆どの純金属の場合において正（温度に正比例）であるが、この純金属の複数を合金化した合金の場合には、その一部の合金に、負（温度に反比例）の抵抗温度係数を呈するものが存在する。この負の抵抗温度係数を有する合金を抵抗体に使用した場合には、この負の抵抗温度係数が、前記チップ抵抗器に、そのまま、マイナスの抵抗温度係数となって現れるという点も問題あった。

また、上述の他に、この種の低い抵抗値のチップ抵抗器としては、例えば、従来技術の特開 2 0 0 2 - 5 7 0 0 9 号公報等に記載されているように、その抵抗体を、銅等のように低抵抗の金属に対してニッケル等のように高抵抗の金属を添加して成る合金等の金属板にて長方形のチップ体に形成し、この抵抗体における下面のうち長手方向の両端の部分に、前記抵抗体における合金よりも低い抵抗を有する金属による接続端子片を接合し、この両接続端子電極の表面に、プリント基板等に対して半田付けするための金属メッキ層を形成するという構成にしたものがある。

しかし、この特開 2 0 0 2 - 5 7 0 0 9 号公報におけるチップ抵抗器は、抵抗

体の下面における両端に、プリント基板等に対して半田付けするため金属板製の接続端子電極を接合するという構成であることにより、半田付けに際して溶融半田が両接続端子電極を越えて抵抗体の下面にまで盛り上がり、当該抵抗体における抵抗値が変化することがある。従って、この抵抗値の変化を回避するために、前記両接続端子電極における厚さ寸法を可成り厚くすることによって、抵抗体の下面からプリント基板までの隙間を大きくしなければならず、そのために、チップ抵抗器における全体の高さ寸法が高くなるばかりか、重量がアップするという問題があった。

発明の開示

本発明は、これらの問題を解消したチップ抵抗器と、これを製造する方法とを提供することを技術的課題とするものである。

このような技術的課題を達成するために、本発明の低い抵抗値を有するチップ抵抗器は、請求項 1 では、高抵抗の金属と低抵抗の金属との合金にて直方体に形成した抵抗体と、この抵抗体の両端に設けた接続端子電極とから成るチップ抵抗器において、前記抵抗体における表面に、当該抵抗体を構成する合金よりも低い抵抗の純金属によるメッキ層を形成することを特徴としている。

また、請求項 2 では、前記抵抗体を構成する合金が、負の抵抗温度係数を有するものであることを特徴としている。

また、請求項 3 及び請求項 4 では、前記抵抗体における途中部分に、断面積の部分的縮小部を設けて、この断面積の部分的縮小部を前記メッキ層にて埋めることを特徴としている。

また、請求項 5 では、抵抗体の表面に形成されるメッキ層は、接続端子電極間で分断されるか、或いは接続端子電極間における少なくとも一部が幅狭に形成されていることを特徴としている。

また、請求項 6 及び請求項 7 では、前記接続端子電極を、抵抗体の両端から当該抵抗体の下面側に一体的に延びる形態にして、その表面にまで前記メッキ層を延長することを特徴としている。

また、請求項 8 及び請求項 9 では、前記抵抗体の下面における両端に接続端子

電極となる金属板が固着され、前記メッキ層が形成された抵抗体の上面と、抵抗体の下面のうち前記接続端子電極間とが絶縁体で被覆されていることを特徴としている。

また、請求項 10 及び請求項 11 では、抵抗体の少なくとも下面を、その両端の部分を除いて絶縁体で被覆し、前記抵抗体における下面のうち前記絶縁体で被覆されていない両端の部分に金属メッキ層を形成し、この金属メッキ層を前記抵抗体の接続端子電極にすることを特徴としている。

また、請求項 12 及び請求項 13 では、下面の両端の部分に形成された金属メッキ層の厚さを、前記抵抗体の下面を被覆する絶縁体の厚さと略等しくするか、厚くすることを特徴としている。

また、請求項 14 及び請求項 15 では、前記抵抗体における上面及び左右両側面を絶縁体にて被覆することを特徴としている。

そして、本発明は低い抵抗値を有するチップ抵抗器の製造方法に関し、請求項 16 では、高抵抗の金属と低抵抗の金属との合金板にて抵抗体を構成するリードの多数本を一体的に設けて成るリードフレームを製作する工程と、前記リードフレームの各リードにおける抵抗体の表面に対して純金属によるメッキ層を形成する工程と、前記リードフレームの各リードにおける抵抗体の抵抗値を調整する工程と、前記リードフレームの各リードにおける抵抗体を絶縁体にて被覆したのちリードフレームから切り離す工程と、を備えることを特徴としている。

また、請求項 17 では、高抵抗の金属と低抵抗の金属との合金にて直方体にした抵抗体の多数個を並べて一体化して成る抵抗体用合金板と、これよりも低抵抗の金属を使用した接続端子電極用金属板とを重ね接合して積層素材金属板にする工程と、前記積層素材金属板における抵抗体用合金板の上面に純金属によるメッキ層を形成したのち前記接続端子電極用金属板のうち接続端子電極以外の部分を除去するか、或いは、前記積層素材金属板における接続端子電極用金属板のうち接続端子電極以外の部分を除去したのち前記抵抗体用合金板の上面に純金属によるメッキ層を形成する工程と、前記抵抗体用合金板の上面及び前記接続端子電極用金属板の下面のうち接続端子電極以外の部分を絶縁体にて被覆する工程と、前記積層素材金属板を各抵抗体ごとに切断する工程と、を備えることを特徴として

いる。

また、請求項 18 では、金属板にて長方形の抵抗体を製作する工程と、抵抗体の表面に対して純金属によるメッキ層を形成する工程と、前記抵抗体のうち少なくとも下面を、その両端の部分を除いて絶縁体にて被覆する工程と、前記抵抗体における下面のうち前記絶縁体で被覆されていない両端の部分に対して、前記抵抗体の接続端子電極としての金属メッキ層を形成する工程と、を備えることを特徴としている。

また、請求項 19 では、金属板にて長方形の抵抗体を製作する工程と、抵抗体の表面に対して純金属によるメッキ層を形成する工程と、前記抵抗体における上面、下面及び左右両側面を、その下面における両端の部分を除いて絶縁体にて被覆する工程と、前記抵抗体における下面のうち前記絶縁体で被覆されていない両端の部分に対して、前記抵抗体の接続端子電極としての金属メッキ層を形成する工程と、を備えることを特徴としている。

また、請求項 20 では、金属板製にて抵抗体を構成するリードの多数本を一体的に設けて成るリードフレームを製作する工程と、前記リードフレームの各リードにおける抵抗体の表面に対して純金属によるメッキ層を形成する工程と、前記リードフレームの各リードにおける抵抗体のうち少なくとも下面を、その両端の部分を除いて絶縁体にて被覆する工程と、前記リードフレームの各リードフレームにおける抵抗体をリードフレームから切り離したのちその下面のうち前記絶縁体で被覆されていない両端の部分に対して前記抵抗体の接続端子電極としての金属メッキ層を形成するか、或いは、前記各リードの抵抗体における下面のうち前記絶縁体で被覆されていない両端の部分に対して抵抗体の接続端子電極としての金属メッキ層を形成したのち抵抗体をリードフレームから切り離す工程と、を備えることを特徴としている。

前記したように、高抵抗の金属と低抵抗の金属との合金製の抵抗体における表面に、前記合金よりも低い抵抗の純金属によるメッキ層を形成することにより、両接続端子電極間における抵抗値は、抵抗体を合金のみで構成する場合よりも、前記純金属のメッキ層の分だけ低くなる。

これにより、両接続端子電極間における抵抗値、つまり、チップ抵抗器におけ

る抵抗値を、前記抵抗体を構成する合金において高抵抗の金属に対する低抵抗の金属の割合を多くすることなく、且つ、前記抵抗体における板厚さ寸法を厚くすることなく、低くすることができる。従って、チップ抵抗器における抵抗値を、その長さ寸法及び幅寸法を同じにした状態で低くする場合に、低抵抗の金属の割合を多くする必要がない、換言すると低抵抗の金属（基材の金属）の純度に近づくことがないため、前記した抵抗温度係数が増大することがない。加えて、抵抗体における板厚さ寸法を厚くする必要がないため、前記抵抗値のトリミング調整及び前記接続端子電極の曲げ加工が困難になること、並びに、重量が増大することを確実に回避できるのである。

この場合、前記純金属のメッキ層における抵抗温度係数は、一般的に正であるから、請求項 2 に記載したように、抵抗体を、負の抵抗温度係数を有する金属合金製にすることにより、この抵抗体における負の抵抗温度係数を、この抵抗体の表面に形成したメッキ層における正の抵抗温度係数にて相殺できる。従って、チップ抵抗器に負の抵抗温度係数が現れることを回避できるか、或いは、チップ抵抗器に現れる負の抵抗温度係数を小さくできるのである。

また、請求項 3 及び請求項 4 に記載した構成にすることにより、チップ抵抗器における抵抗値を、更に低くすることができる。

更に、請求項 5 に記載した構成にすることにより、チップ抵抗器における抵抗値を、任意に設定することができる。

更にまた、請求項 6 及び請求項 7 に記載した構成にすることにより、前記抵抗体の両端に接続端子電極を設けることが容易にできるとともに、この両接続端子電極のプリント基板等に対する半田付け性を、その表面にまで延長したメッキ層にて向上できる。しかも、チップ抵抗器における抵抗値を、両接続端子電極の表面にまで延長したメッキ層にて低くすることができる。

また、請求項 8 及び請求項 9 に記載した構成では、抵抗体の下面における両端に接続端子電極となる金属板を固着し、抵抗体の下面における接続端子電極間を絶縁体で被覆することにより、プリント基板等に対する半田付けに際して、熔融半田が抵抗体の下面にまで盛り上がることを、当該下面を被覆する絶縁体にて阻止できるから、前記両接続端子電極の厚さを薄くすることによって、抵抗体にお

ける抵抗値が変化することを確実に低減できる。従って、高さ寸法を低くできるとともに、軽量化を図ることができる。

加えて、請求項 16 又は 17 に記載した製造方法によると、前記した構成のチップ抵抗器の多数個を、同時に低コストで製造できる。

また、請求項 10 及び請求項 11 に記載したように、金属板製の抵抗体における下面を、その両端の部分を除いて絶縁体にて被覆し、この下面のうち前記絶縁体にて被覆されていない両端の部分に金属メッキ層を形成することにより、前記金属メッキ層を、前記抵抗体の両端に対する接続端子電極にすることができる。換言すると、前記抵抗体の両端における接続端子電極を、厚さの薄い金属メッキ層にて形成できるから、チップ抵抗器における高さ寸法を低くすることができる。

しかも、プリント基板等に対する半田付けに際して、熔融半田が抵抗体の下面にまで盛り上がることを、当該下面を被覆する絶縁体にて阻止できるから、前記両接続端子電極の厚さを薄くすることによって、抵抗体における抵抗値が変化することを確実に低減できる。従って、高さ寸法を低くできるとともに、軽量化を図ることができる。

この場合において、請求項 12 及び請求項 13 に記載したように、前記金属メッキ層の厚さを、前記抵抗体の下面を被覆する絶縁体の厚さと略等しくするか、厚くすることにより、プリント基板等に対する半田付けに際して、前記金属メッキ層のプリント基板からの浮き上がりを小さくするか、或いは無くすることができる。従って、半田付けの確実性及び強度を向上できる利点がある。

また、請求項 18、請求項 19 及び請求項 20 に記載したように、その製造に際しては、二枚の金属板を接合する工程、及び、前記一方における金属板の一部を切削加工にて除去する工程を必要としないから、製造コストを大幅に低減できる。

特に、請求項 14、請求項 15 及び請求項 19 に記載したように、前記抵抗体における上面及び左右両側面も、絶縁体にて被覆することにより、半田付けに際して熔融半田が抵抗体における上面及び／又は左右両側面に付着することによる抵抗値の変化を確実に低減でき、また、前記金属メッキ層の形成に際して、バレ

ルメッキ方法を採用できるから、メッキ工程が簡単になり、製造コストを更に低減できる利点がある。

また、請求項 20 に記載した製造方法によるとリードフレームを使用して多量生産できるから、製造コストを更に低減できる。

図面の簡単な説明

図 1 は本発明の第 1 の実施形態によるチップ抵抗器を示す斜視図である。

図 2 は図 1 の II-II 視断面図である。

図 3 は前記チップ抵抗器における第 1 の変形例を示す斜視図である。

図 4 は前記チップ抵抗器における第 2 の変形例を示す斜視図である。

図 5 は前記チップ抵抗器における第 3 の変形例を示す斜視図である。

図 6 は前記チップ抵抗器における第 3 の変形例を示す部分平面図である。

図 7 は図 6 の VII-VII 視断面図である。

図 8 は前記チップ抵抗器の製造に際しての第 1 の工程を示す斜視図である。

図 9 は前記チップ抵抗器の製造に際しての第 2 の工程を示す斜視図である。

図 10 は前記チップ抵抗器の製造に際しての第 3 の工程を示す斜視図である。

図 11 は前記チップ抵抗器の製造に際しての第 4 の工程を示す斜視図である。

図 12 は本発明の第 2 の実施形態によるチップ抵抗器を示す斜視図である。

図 13 は図 12 の XIII-XIII 視断面図である。

図 14 は前記チップ抵抗器の製造に際しての第 1 の工程を示す斜視図である。

図 15 は図 14 の XV-XV 視拡大断面図である。

図 16 は前記チップ抵抗器の製造に際しての第 2 の工程を示す斜視図である。

図 17 は図 16 の XVII-XVII 視拡大断面図である。

図 18 は前記チップ抵抗器の製造に際しての第 3 の工程を示す斜視図である。

図 19 は図 18 の XIX-XIX 視拡大断面図である。

図 20 は本発明の第 3 の実施形態における抵抗体を示す斜視図である。

図 21 は前記抵抗体をトリミング調整した状態を示す斜視図である。

図 22 は前記抵抗体を絶縁体にて被覆した状態を下面側から見たときの斜視図である。

図 2 3 は図 2 2 の XXIII - XXIII 視断面図である。

図 2 4 は本発明の第 3 の実施形態によるチップ抵抗器を示す縦断正面図である。

図 2 5 は図 2 4 の底面図である。

図 2 6 は図 2 4 の XXVI - XXVI 視断面図である。

図 2 7 はチップ抵抗器の製造に際して使用するリードフレームを示す斜視図である。

図 2 8 は前記リードフレームを使用した製造工程の第 1 の状態を示す斜視図である。

図 2 9 は前記リードフレームを使用した製造工程の第 2 の状態を示す斜視図である。

好適な実施形態の詳細な説明

以下、本発明の実施形態を図面に基づいて説明する。

図 1 及び図 2 は、第 1 の実施形態によるチップ抵抗器 1 を示す。

このチップ抵抗器 1 は、長さ寸法が L で、幅寸法が W で、厚さ寸法が T の直方体に形成された抵抗体 2 と、この抵抗体 2 の両端に当該抵抗体 2 の下面側に折り曲げるようにして一体的に設けた一対の接続端子電極 3 と、前記抵抗体 2 を被覆する耐熱合成樹脂又はガラス等の絶縁体 4 とで構成されている。

前記抵抗体 2 及び両接続端子電極 3 は、例えば、銅・ニッケル合金、ニッケル・クロム合金又は鉄・クロム合金等のように、低い抵抗を有する基材の金属（以下、低抵抗の金属と称する）に対してこの基材の金属よりも高い抵抗を有する金属（以下、高抵抗の金属と称する）を添加して成る合金製である。

なお、前記低抵抗の金属及び高抵抗の金属のいずれか一方又は両方を、低抵抗の金属と高抵抗の金属との合金にしても良いことはいうまでもない。

そして、前記抵抗体 2 の表面に、当該抵抗体 2 を構成する合金よりも低い抵抗を有する銅又は銀等の純金属によるメッキ層 5 を、当該メッキ層 5 が前記両接続端子電極 3 の表面にまで延びるように形成する。

なお、前記メッキ層 5 は、前記抵抗体 2 を絶縁体 4 にて被覆する前において形

成することはいうまでもない。また、図 1 において、符号 6 は、前記抵抗体 2 に対して、その抵抗値を調節するためにレーザ光線の照射等にて刻設したトリミング溝である。このトリミング溝 6 の刻設による抵抗値の調整は、前記メッキ層 5 を形成したあとで、且つ、前記抵抗体 2 を絶縁体 4 にて被覆する前に行われる。

このように、高抵抗の金属と低抵抗の金属との合金製の抵抗体 2 における表面に、前記合金よりも低い抵抗の純金属によるメッキ層 5 を形成することにより、両接続端子電極 3 間における抵抗値は、抵抗体 2 を合金のみで構成する場合よりも、前記純金属のメッキ層 5 の分だけ低くなる。そのため、両接続端子電極 3 間における抵抗値、つまり、チップ抵抗器 1 における抵抗値を、前記抵抗体 2 を構成する金属合金において高抵抗の金属に対する低抵抗の金属の割合を多くすることなく、且つ、前記抵抗体 2 における板厚さ寸法 T を厚くすることなく、低くすることができる。

一方、チップ抵抗器 1 は、その両接続端子電極 3 においてプリント基板等に対して半田付けされるものである。この場合において、前記抵抗体 2 の表面に形成するメッキ層 5 を、前記両接続端子電極 3 の表面にまで延長することにより、この両接続端子電極 3 のプリント基板等に対する半田付け性を、その表面にまで延長したメッキ層 5 にて向上できる。また、チップ抵抗器 1 における抵抗値を、両接続端子電極 3 の表面にまで延長したメッキ層 5 にて更に低くすることができる。

前記チップ抵抗器 1 における抵抗値は、抵抗体 2 の表面に形成するメッキ層 5 を、図 3 に示すように、接続端子電極 3, 3 間において適宜長さ S だけ分断するか、図 4 に示すように、接続端子電極 3, 3 間における一部を幅狭に形成するか、あるいはメッキ層 5 の厚みを薄くすることによって、高くすることができる。また、図 5 に示すように、抵抗体 2 の下面にも、メッキ層 5' を形成するか、或いは、前記メッキ層 5 の厚みを厚くすることによって、低くすることができる。このような構成を適宜選択することによって、抵抗値を任意に設定することができる。

更にまた、図 6 及び図 7 に示すように、抵抗体 2 に対してその長手側面から横

方向に延びるスリット溝 7 を少なくとも一つ以上穿設するか、貫通孔を穿設する等して、当該抵抗体 2 における断面積を部分的に縮小し、このスリット溝 7 又は貫通孔等のような断面積の部分的縮小部を、抵抗体 2 の表面に形成したメッキ層 5、又は抵抗体 2 の両面に形成したメッキ層 5, 5' にて埋めるように構成することにより、チップ抵抗器 1 における抵抗値を、更に低い、微小な抵抗値にすることができる。

ところで、前記メッキ層 5, 5' の純金属における抵抗温度係数は、一般的に正である。従って、この正の抵抗温度係数を有する純金属のメッキ層 5, 5' を、例えば、43～45wt%がニッケルで残りが銅の銅ニッケル合金等のように負の抵抗温度係数を有する合金金属製の抵抗体 2 に対して形成することにより、前記抵抗体 2 における負の抵抗温度係数を、この抵抗体 2 の表面に形成したメッキ層 5 における正の抵抗温度係数にて相殺できる。これにより、チップ抵抗器 1 に負の抵抗温度係数が現れることを回避できるか、或いは、チップ抵抗器 1 に現れる負の抵抗温度係数を小さくできる。

次に、前記第 1 の実施形態によるチップ抵抗器 1 の製造に際しては、以下に述べる方法を採用できる。

すなわち、図 8 に示すように、板厚さ T の合金板より打ち抜いたリードフレーム A において、所定長さ寸法 L の抵抗体 2 と、その両端における接続端子電極 3 とを形成するリード A 1 を、長手方向に適宜ピッチの間隔で多数本一体的に設けて、この各リード A 1 における上面のうち、前記抵抗体 2 及び両接続端子電極 3 の長さに相当する幅寸法 K の部分に、純金属によるメッキ層 5 を形成する。

次いで、図 9 に示すように、前記各リード A 1 の一端をリードフレーム A から切り離したのち、この各リード A 1 の両端に通電用のプローブを接触して、抵抗体 2 における抵抗値を測定しながら、抵抗体 2 にレーザ光線の照射等にてトリミング溝 6 を穿設することにより、抵抗体 2 における抵抗値が所定の定格値になるように調整する。

次いで、図 10 に示すように、前記各リード A 1 のうち抵抗体 2 の部分を、絶縁体 4 にて被覆する。

そして、図 11 に示すように、前記各リード A 1 の他端をリードフレーム A か

ら切り離したのち、両接続端子電極 3 に対する曲げ加工を行うことにより、図 1 及び図 2 に示す構造のチップ抵抗器 1 を得ることができる。

次に、本発明の第 2 の実施形態によるチップ抵抗器 1 1 を、図 1 2 及び図 1 3 に示す。

このチップ抵抗器 1 1 は、長さ寸法が L で、幅寸法が W で、厚さ寸法が T の直方体に形成して成る抵抗体 1 2 と、この抵抗体 1 2 の下面における両端に固着した接続端子電極 1 3 と、前記抵抗体 1 2 を被覆する絶縁体 1 4 とによって構成されている。

前記抵抗体 1 2 は、前記第 1 の実施形態の場合と同様に、例えば、銅・ニッケル合金、ニッケル・クロム合金又は鉄・クロム合金等のように、低い抵抗を有する基材の金属（以下、低抵抗の金属と称する）に対してこの基材の金属よりも高い抵抗を有する金属（以下、高抵抗の金属と称する）を添加して成る合金製である。

これに対して、両接続端子電極 1 3 は、前記抵抗体 1 2 を構成する合金よりも低い抵抗を有する合金製にするか、銅等の純金属製である。

そして、前記抵抗体 1 2 の表面に、当該抵抗体 1 2 を構成する合金よりも低い抵抗を有する銅又は銀等の純金属によるメッキ層 1 5 を形成する。

このメッキ層 1 5 を形成することにより、前記第 1 の実施形態の場合と同様に、両接続端子電極 1 3 間における抵抗値は、抵抗体 1 2 を合金のみで構成する場合よりも、前記純金属のメッキ層 1 5 の分だけ低くなる。従って、両接続端子電極 1 3 間における抵抗値、つまり、チップ抵抗器 1 1 における抵抗値を、前記抵抗体 1 2 を構成する金属合金において高抵抗の金属に対する低抵抗の金属の割合を多くすることなく、且つ、前記抵抗体 1 2 における板厚さ寸法 T を厚くすることなく、低くすることができる。

この第 2 の実施形態においても、前記図 3、図 4、図 5、図 6 及び図 7 の構成を採用できることは勿論である。

また、この第 2 の実施形態においても、抵抗体 1 2 を、例えば、43～45 wt % がニッケルで残りが銅の銅ニッケル合金等のように負の抵抗温度係数を有する合金製にすることにより、チップ抵抗器 1 1 に負の抵抗温度係数が現れること

を回避できるか、或いは、チップ抵抗器 11 に現れる負の抵抗温度係数を小さくできる。

そして、前記第 2 の実施形態によるチップ抵抗器 11 の製造に際しては、以下に述べる方法を採用できる。

すなわち、先ず、図 14 及び図 15 に示すように、前記抵抗体 12 の多数個を縦及び横方向に並べて一体化して成る抵抗体用合金板 B1 を用意して、この抵抗体用合金板 B1 の下面に、前記接続端子電極 13 を形成するための接続端子電極用金属板 B2 を重ねて接合することにより、積層素材金属板 B を製作する。この積層素材金属板 B における前記抵抗体用合金板 B1 の上面のうち前記各抵抗体 12 の箇所の各々に、純金属によるメッキ層 15 を形成する。

次いで、図 16 及び図 17 に示すように、前記積層素材金属板 B における前記接続端子電極用金属板 B2 のうち、前記抵抗体 12 の両端における接続端子 13 の部分を残し、その他の部分を切削加工や腐食等の適宜手段により除去する。

次いで、図 18 及び図 19 に示すように、前記積層素材金属板 B における抵抗体用合金板 B1 の上面の全体と、前記抵抗体用合金板 B1 における下面のうち前記各接続端子電極 13 間の部分を、絶縁体 14 にて被覆する。

そして、最後に、前記積層素材金属板 B を、前記各抵抗体 12 ごとに区画する縦方向の切断線 B' 及び横方向の切断線 B'' に沿って切断することにより、図 12 及び図 13 に示す構造のチップ抵抗器 11 を得ることができる。

また、この製造方法においては、前記積層素材金属板 B における抵抗体用合金板 B1 の上面に対して純金属によるメッキ層 15 を形成する工程を、前記積層素材金属板 B における接続端子電極用金属板 B2 のうち接続端子電極 13 以外の部分を切削加工等により除去する工程の後において行うようにしても良い。

次に本発明の第 3 の実施形態を、図 20～図 26 の図面に基づいて説明する。先ず、図 20 は、長さ寸法が L で、幅寸法が W で、厚さ寸法が T の直方体に形成された抵抗体 22 を示している。この抵抗体 22 は、例えば、銅・ニッケル合金、ニッケル・クロム合金又は鉄・クロム合金等のように、低い抵抗を有する基材の金属（以下、低抵抗の金属と称する）に対してこの基材の金属よりも高い抵抗を有する金属（以下、高抵抗の金属と称する）を添加して成る合金等の金属製で

ある。そして、このような合金製で厚さ寸法 T の金属板を、長さ寸法 L 、幅寸法 W の長方形とすることで形成している。

そして、この抵抗体 22 の表面には、当該抵抗体 22 を構成する合金より低い抵抗を有する銅又は銀等の純金属によるメッキ層 25 が形成されている。このメッキ層 22 を形成することにより、前記第1の実施形態の場合と同様に、両接続端子電極 23 、 $23'$ 間における抵抗値は、抵抗体 22 を合金のみで構成する場合よりも、前記純金属のメッキ層 25 の分だけ低くなる。従って、両接続端子電極 23 、 $23'$ 間における抵抗値、つまり、チップ抵抗器 21 における抵抗値を、前記抵抗体 22 を構成する金属合金において高抵抗の金属に対する低抵抗の金属の割合を多くすることなく、且つ、前記抵抗体 22 における板厚さ寸法 T を厚くすることなく、低くすることができる。

この第3の実施形態においても、前記図3、図4、図5、図6及び図7の構成を採用できることは勿論である。

次いで、前記抵抗体 22 の両端に通電用のプローブを接触して、当該抵抗体 22 における抵抗値を測定しながら、抵抗体 22 に、図21に示すように、レーザー光線の照射等にてトリミング溝 26 を穿設することにより、抵抗体 22 における抵抗値を所定の定格値になるように調整する。

次いで、図22及び図23に示すように、耐熱性合成樹脂又はガラス等の絶縁体 24 にて、前記抵抗体 22 における上面 $22a$ 、下面 $22b$ 及び左右両側面 $22c$ 、 $22d$ を被覆する。この絶縁体 24 による被覆に際しては、前記抵抗体 22 における下面 $22b$ のうち両端の部分 $22b'$ 、 $22b''$ を除くように、換言すると、被覆しないように構成する。

そして、その多数個をバレルメッキ容器に入れて、例えば、銅又は銀等の純金属によるメッキ処理を行うことにより、前記抵抗体 22 のうち前記絶縁体 24 にて被覆されていない部分、つまり、前記抵抗体 22 における下面 $22b$ のうち両端の部分 $22b'$ 、 $22b''$ に、前記抵抗体 22 の両端に対する接続端子電極を構成する金属メッキ層 23 、 $23'$ を形成する。

これらの工程を経ることにより、図24～図26に示す構造のチップ抵抗器 21 を得ることができる。

すなわち、このチップ抵抗器 2 1 は、金属板にて長方形に構成した抵抗体 2 2 と、この抵抗体 2 2 における上面 2 2 a、下面 2 2 b 及び左右両側面 2 2 c、2 2 d を、その下面 2 2 b のうち両端の部分 2 2 b'、2 2 b'' を除いて被覆する絶縁体 2 4 とから成り、前記抵抗体 2 2 における下面 2 2 b のうち前記絶縁体 2 4 で被覆されていない両端の部分 2 2 b'、2 2 b'' に、前記抵抗体 2 2 における金属より低い抵抗の金属、例えば、銅又は銀等による金属メッキ層 2 3、2 3' を形成し、この両金属メッキ層 2 3、2 3' を、前記抵抗体 2 2 の両端に対する接続端子電極にするという構成である。

この構成により、前記金属メッキ層 2 3、2 3' を、前記抵抗体 2 2 の両端に対する接続端子電極にすることができる。換言すると、前記抵抗体 2 2 の両端における接続端子電極を、厚さの薄い金属メッキ層 2 3、2 3' にて形成できるから、チップ抵抗器 2 1 における高さ寸法 H を低くすることができる。

また、プリント基板等に対する半田付けに際して、熔融半田が抵抗体 2 2 の下面 2 2 b にまで盛り上がることを、当該下面 2 2 b を被覆する絶縁体 2 4 にて阻止することができる。

この場合において、前記したように、絶縁体 2 4 にて、抵抗体 2 2 における上面 2 2 a 及び左右両側面 2 2 c、2 2 d も被覆するように構成することにより、プリント基板等に対する半田付けに際して、熔融半田が抵抗体 2 2 の上面 2 2 a 及び／又は左右両側面 2 2 c、2 2 d に対して付着することも確実に阻止することができる。

更にまた、前記両金属メッキ層 2 3、2 3' における厚さ t_1 を、前記絶縁体 2 4 のうち前記抵抗体 2 2 の下面を被覆する部分における厚さ t_0 と等しくするか、これより厚くすることにより、プリント基板等に対する半田付けに際して、前記両金属メッキ層 2 3、2 3' のプリント基板からの浮き上がりを小さくするか、或いは無くすることができる。

前記した構成のチップ抵抗器 2 1 の製造に際しては、より具体的には、以下に述べるリードフレームを使用した方法を採用できる。

すなわち、図 2 7 に示すように、所定の厚さの金属板より打ち抜いたリードフレーム C に、前記抵抗体 2 2 を形成するリード C 1 の多数本を、長手方向に沿っ

て適宜ピッチの間隔で一体的に設ける。そして、抵抗体 22 の表面に、純金属によるメッキ層 25 を形成する。

次いで、図 28 に示すように、前記各リード C1 の一端をリードフレーム C から切り離したのち、このリード C1 における抵抗体 22 の両端に通電用のプローブを接触して、抵抗体 22 における抵抗値を測定しながら、抵抗体 22 にレーザー光線の照射等にてトリミング溝 26 を穿設することにより、抵抗体 22 における抵抗値が所定の定格値になるように調整する。

次いで、図 29 に示すように、前記各リード C1 のうち抵抗体 22 の部分を、前記した実施形態と同様にして絶縁体 24 にて被覆する。

次いで、前記各リード C1 における抵抗体 22 を、リードフレーム C から切り離したのち、バレルメッキ等のメッキ処理を行うことにより、前記抵抗体 22 の接続端子電極としての金属メッキ層 23, 23' を形成して、チップ抵抗器 21 を完成するか、或いは、前記各リード C1 における抵抗体 22 のうち絶縁体 24 から露出する部分に対して、前記抵抗体 22 の接続端子電極としての金属メッキ層 23, 23' を形成したのち、リードフレーム A から切り離して、チップ抵抗器 21 を完成する。

このように、チップ抵抗器 21 の製造にリードフレーム C を使用することにより、製造コストをより低減できる。

請求の範囲

1. 高抵抗の金属と低抵抗の金属との合金にて直方体に形成した抵抗体と、この抵抗体の両端に設けた接続端子電極とから成るチップ抵抗器において、

前記抵抗体における表面に、当該抵抗体を構成する合金よりも低い抵抗の純金属によるメッキ層を形成することを特徴とする低い抵抗値を有するチップ抵抗器。

2. 前記請求項1の記載において、前記抵抗体を構成する合金が、負の抵抗温度係数を有するものであることを特徴とする低い抵抗値を有するチップ抵抗器。

3. 前記請求項1の記載において、前記抵抗体における途中部分に、断面積の部分的縮小部を設けて、この断面積の部分的縮小部を前記メッキ層にて埋めることを特徴とする低い抵抗値を有するチップ抵抗器。

4. 前記請求項2の記載において、前記抵抗体における途中部分に、断面積の部分的縮小部を設けて、この断面積の部分的縮小部を前記メッキ層にて埋めることを特徴とする低い抵抗値を有するチップ抵抗器。

5. 前記請求項1から4のいずれかの記載において、抵抗体の表面に形成されるメッキ層は、接続端子電極間で分断されるか、或いは接続端子電極間における少なくとも一部が幅狭に形成されていることを特徴とする低い抵抗値を有するチップ抵抗器。

6. 前記請求項1から4のいずれかの記載において、前記接続端子電極を、抵抗体の両端から当該抵抗体の下面側に一体的に延びる形態にして、その表面にまで前記メッキ層を延長することを特徴とする低い抵抗値を有するチップ抵抗器。

7. 前記請求項5の記載において、前記接続端子電極を、抵抗体の両端から当該抵抗体の下面側に一体的に延びる形態にして、その表面にまで前記メッキ層を延長することを特徴とする低い抵抗値を有するチップ抵抗器。

8. 前記請求項1から4のいずれかの記載において、前記抵抗体の下面における両端に接続端子電極となる金属板が固着され、前記メッキ層が形成された抵抗体の上面と、抵抗体の下面のうち前記接続端子電極間とが絶縁体で被覆されていることを特徴とする低い抵抗値を有するチップ抵抗器。

9. 前記請求項5の記載において、前記抵抗体の下面における両端に接続端子電

極となる金属板が固着され、前記メッキ層が形成された抵抗体の上面と、抵抗体の下面のうち前記接続端子電極間とが絶縁体で被覆されていることを特徴とする低い抵抗値を有するチップ抵抗器。

10. 前記請求項1から4のいずれかの記載において、抵抗体の少なくとも下面を、その両端の部分を除いて絶縁体で被覆し、前記抵抗体における下面のうち前記絶縁体で被覆されていない両端の部分に金属メッキ層を形成し、この金属メッキ層を前記抵抗体の接続端子電極にすることを特徴とする低い抵抗値を有するチップ抵抗器。

11. 前記請求項5の記載において、抵抗体の少なくとも下面を、その両端の部分を除いて絶縁体で被覆し、前記抵抗体における下面のうち前記絶縁体で被覆されていない両端の部分に金属メッキ層を形成し、この金属メッキ層を前記抵抗体の接続端子電極にすることを特徴とする低い抵抗値を有するチップ抵抗器。

12. 前記請求項10の記載において、下面の両端の部分に形成された金属メッキ層の厚さを、前記抵抗体の下面を被覆する絶縁体の厚さと略等しくするか、厚くすることを特徴とする低い抵抗値を有するチップ抵抗器。

13. 前記請求項11の記載において、下面の両端の部分に形成された金属メッキ層の厚さを、前記抵抗体の下面を被覆する絶縁体の厚さと略等しくするか、厚くすることを特徴とする低い抵抗値を有するチップ抵抗器。

14. 前記請求項10の記載において、前記抵抗体における上面及び左右両側面を絶縁体にて被覆することを特徴とする低い抵抗値を有するチップ抵抗器。

15. 前記請求項11から13のいずれかの記載において、前記抵抗体における上面及び左右両側面を絶縁体にて被覆することを特徴とする低い抵抗値を有するチップ抵抗器。

16. 高抵抗の金属と低抵抗の金属との合金板にて抵抗体を構成するリードの多数本を一体的に設けて成るリードフレームを製作する工程と、

前記リードフレームの各リードにおける抵抗体の表面に対して純金属によるメッキ層を形成する工程と、

前記リードフレームの各リードにおける抵抗体の抵抗値を調整する工程と、

前記リードフレームの各リードにおける抵抗体を絶縁体にて被覆したのちリー

ドフレームから切り離す工程と、

を備えることを特徴とする低い抵抗値を有するチップ抵抗器の製造方法。

17. 高抵抗の金属と低抵抗の金属との合金にて直方体にした抵抗体の多数個を並べて一体化して成る抵抗体用合金板と、これよりも低抵抗の金属を使用した接続端子電極用金属板とを重ね接合して積層素材金属板にする工程と、

前記積層素材金属板における抵抗体用合金板の上面に純金属によるメッキ層を形成したのち前記接続端子電極用金属板のうち接続端子電極以外の部分を除去するか、或いは、前記積層素材金属板における接続端子電極用金属板のうち接続端子電極以外の部分を除去したのち前記抵抗体用合金板の上面に純金属によるメッキ層を形成する工程と、

前記抵抗体用合金板の上面及び前記接続端子電極用金属板の下面のうち接続端子電極以外の部分を絶縁体にて被覆する工程と、

前記積層素材金属板を各抵抗体ごとに切断する工程と、
を備えることを特徴とする低い抵抗値を有するチップ抵抗器の製造方法。

18. 金属板にて長方形の抵抗体を製作する工程と、

抵抗体の表面に対して純金属によるメッキ層を形成する工程と、

前記抵抗体のうち少なくとも下面を、その両端の部分を除いて絶縁体にて被覆する工程と、

前記抵抗体における下面のうち前記絶縁体で被覆されていない両端の部分に対して、前記抵抗体の接続端子電極としての金属メッキ層を形成する工程と、
を備えることを特徴とする低い抵抗値を有するチップ抵抗器の製造方法。

19. 金属板にて長方形の抵抗体を製作する工程と、

抵抗体の表面に対して純金属によるメッキ層を形成する工程と、

前記抵抗体における上面、下面及び左右両側面を、その下面における両端の部分を除いて絶縁体にて被覆する工程と、

前記抵抗体における下面のうち前記絶縁体で被覆されていない両端の部分に対して、前記抵抗体の接続端子電極としての金属メッキ層を形成する工程と、
を備えることを特徴とする低い抵抗値を有するチップ抵抗器の製造方法。

20. 金属板製にて抵抗体を構成するリードの多数本を一体的に設けて成るリー

ドフレームを製作する工程と、

前記リードフレームの各リードにおける抵抗体の表面に対して純金属によるメッキ層を形成する工程と、

前記リードフレームの各リードにおける抵抗体のうち少なくとも下面を、その両端の部分を除いて絶縁体にて被覆する工程と、

前記リードフレームの各リードフレームにおける抵抗体をリードフレームから切り離したのちその下面のうち前記絶縁体で被覆されていない両端の部分に対して前記抵抗体の接続端子電極としての金属メッキ層を形成するか、或いは、前記各リードの抵抗体における下面のうち前記絶縁体で被覆されていない両端の部分に対して抵抗体の接続端子電極としての金属メッキ層を形成したのち抵抗体をリードフレームから切り離す工程と、

を備えることを特徴とする低い抵抗値を有するチップ抵抗器の製造方法。

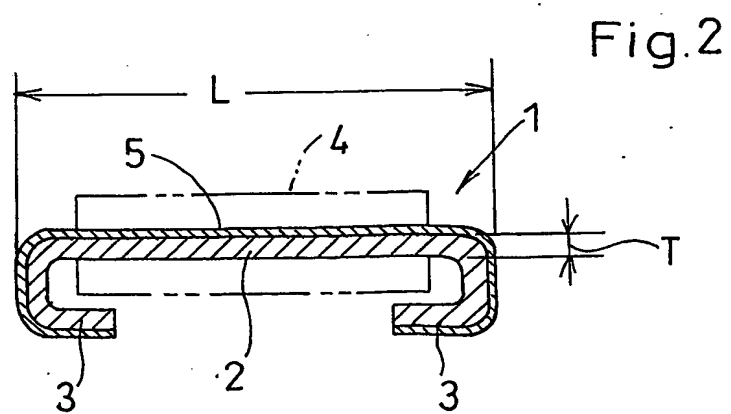
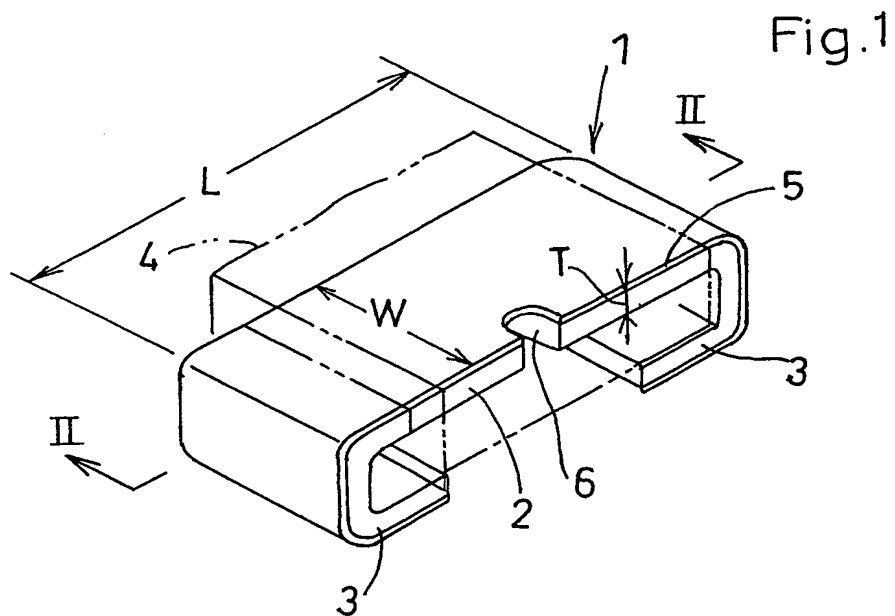


Fig.3

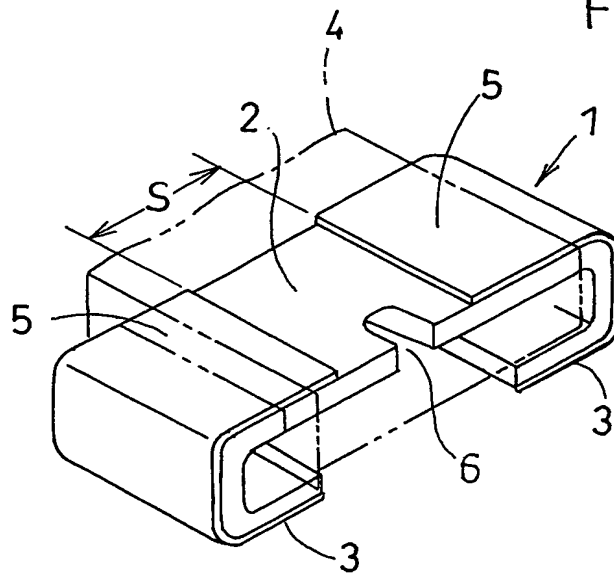
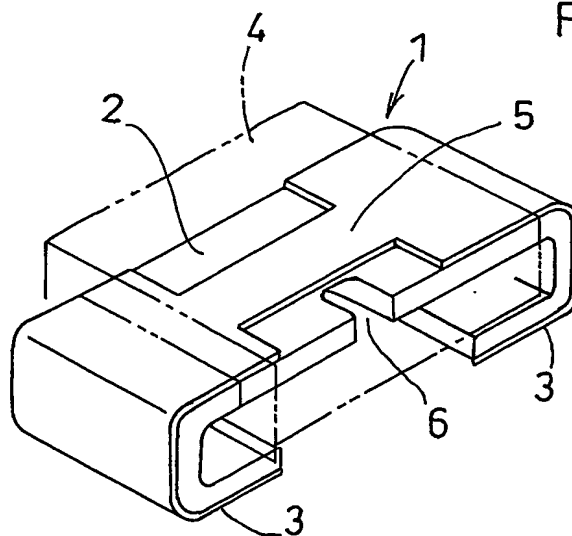
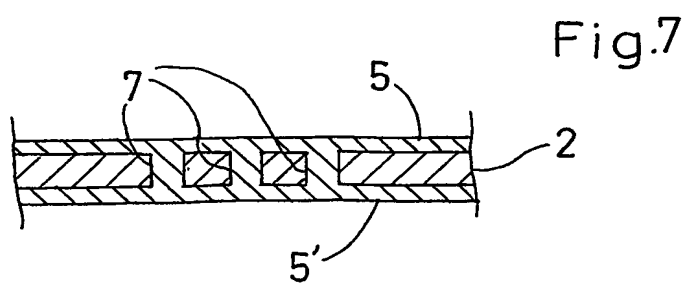
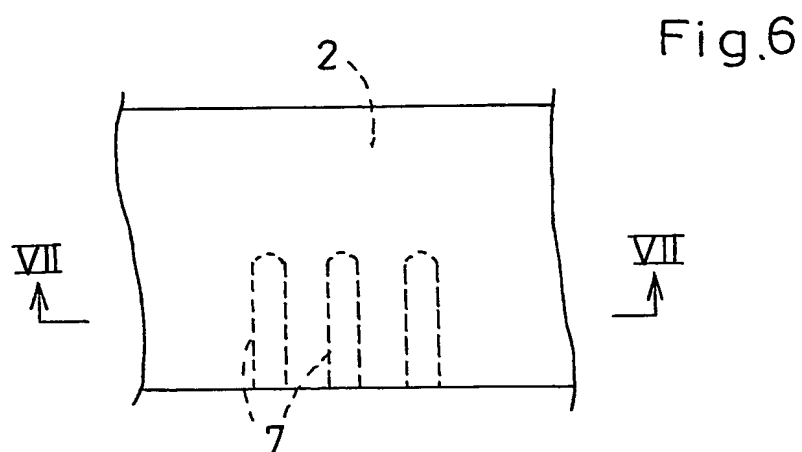
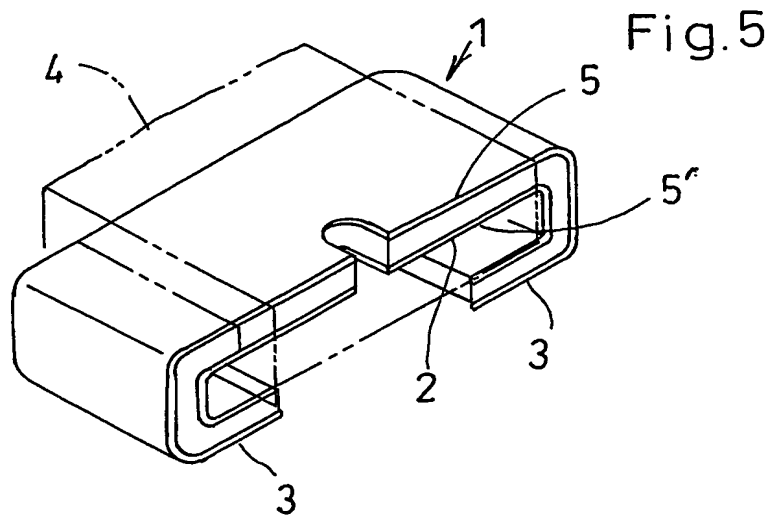
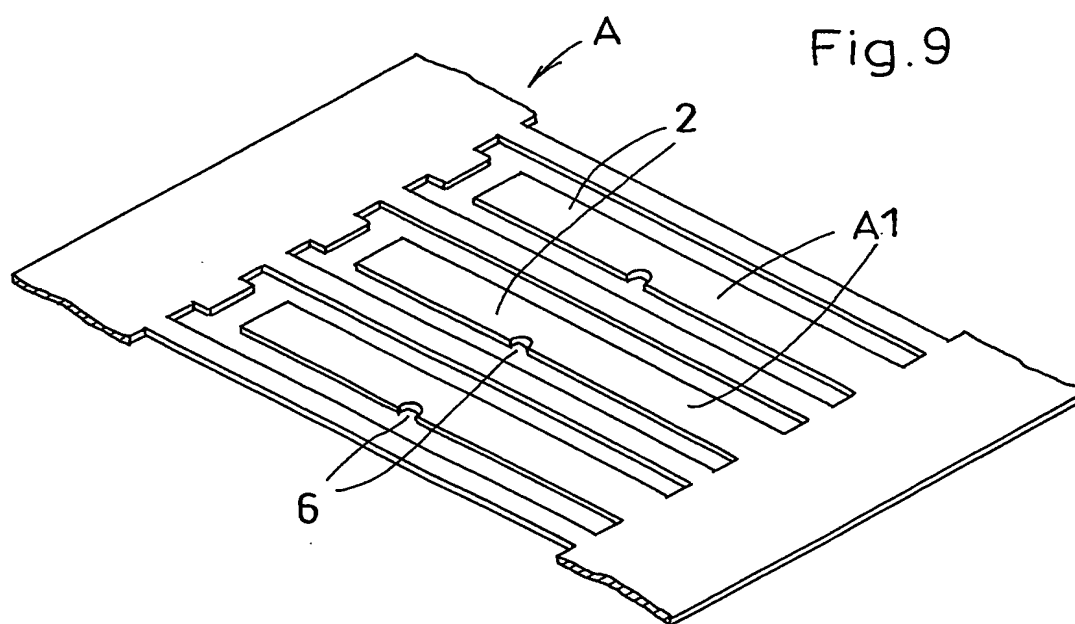
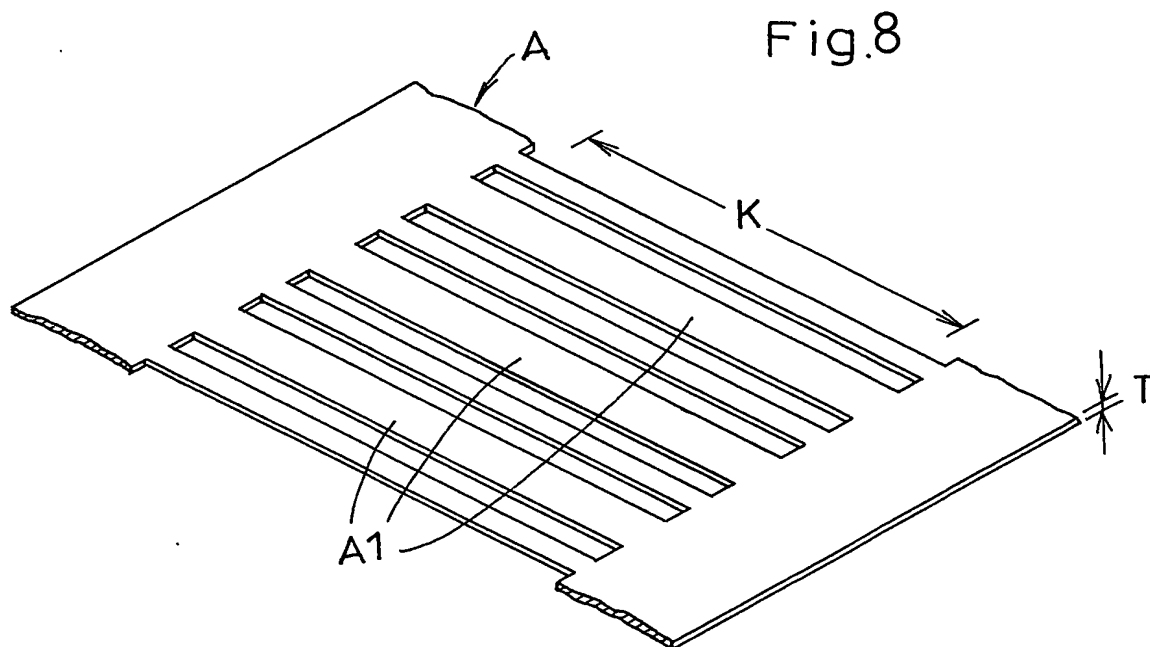


Fig.4







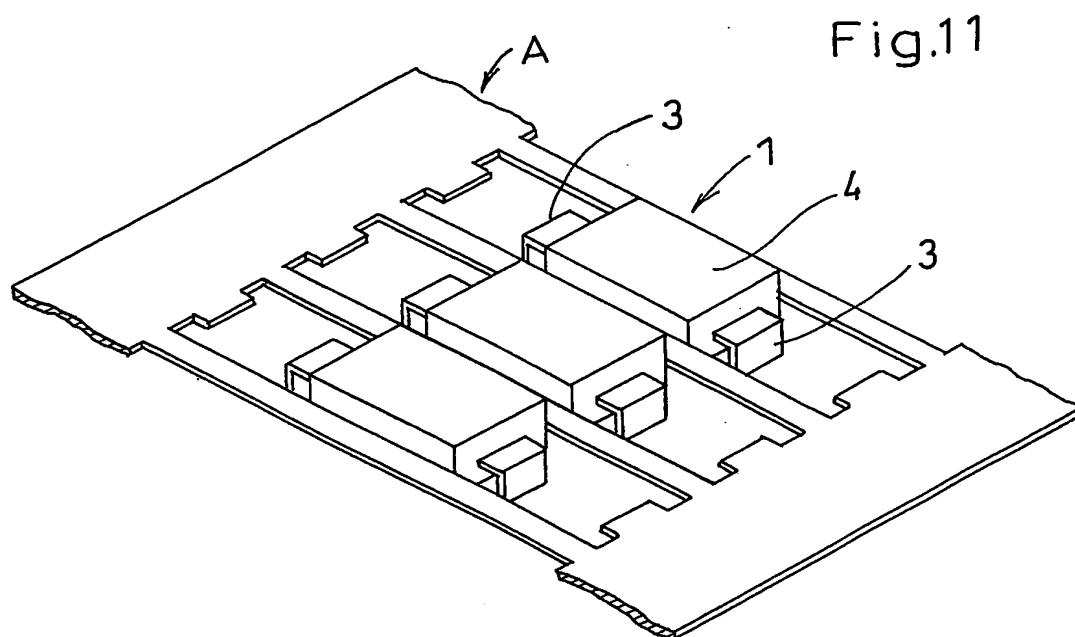
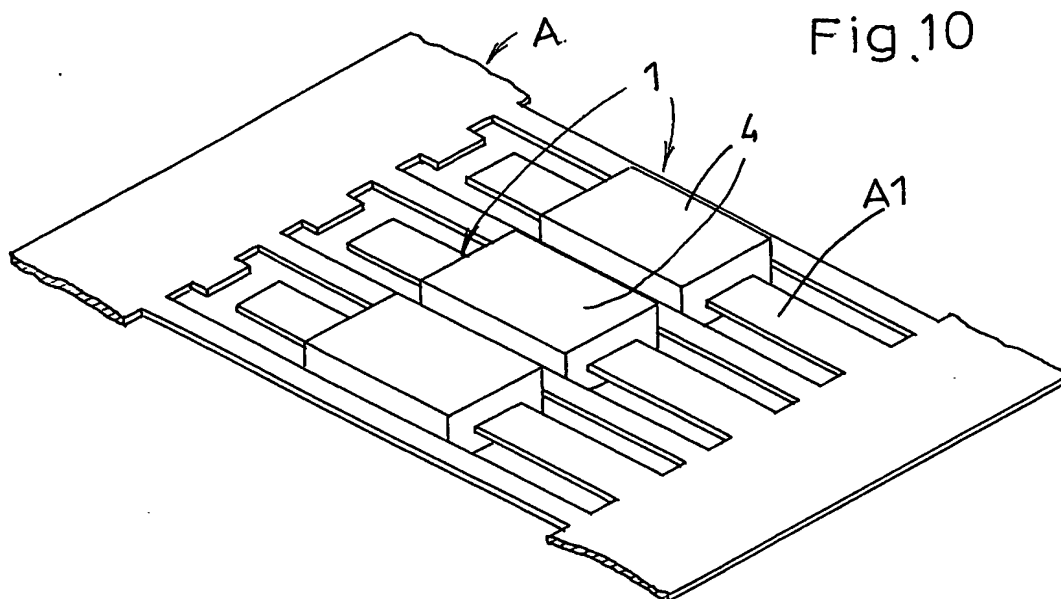


Fig.12

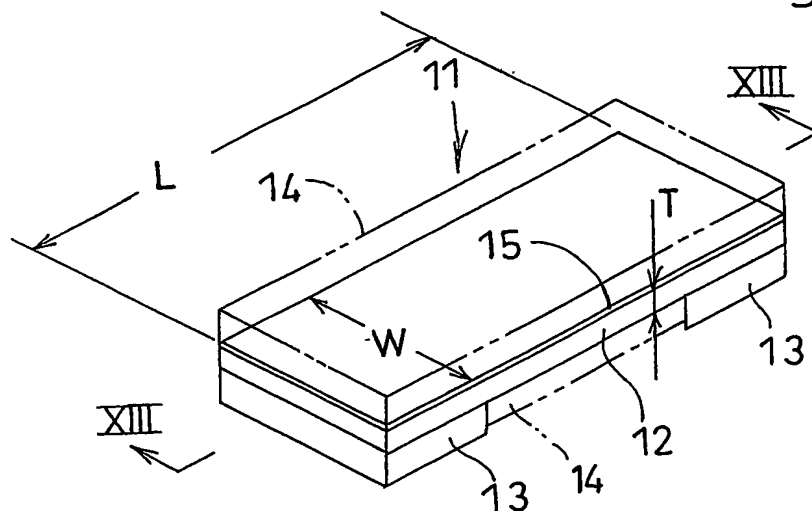
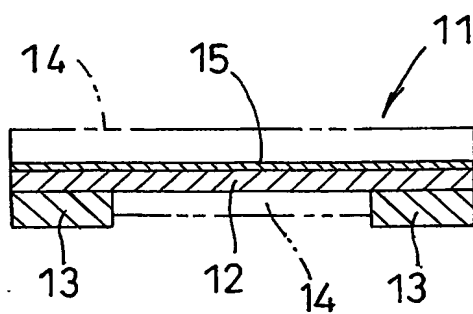
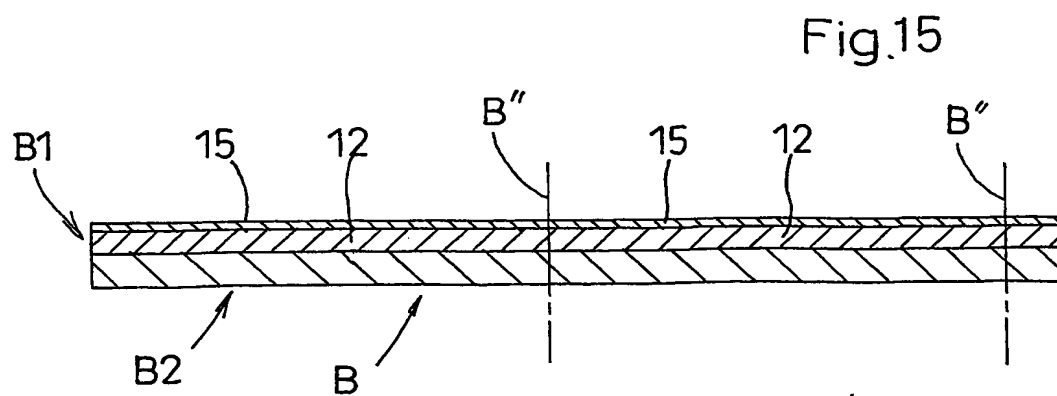
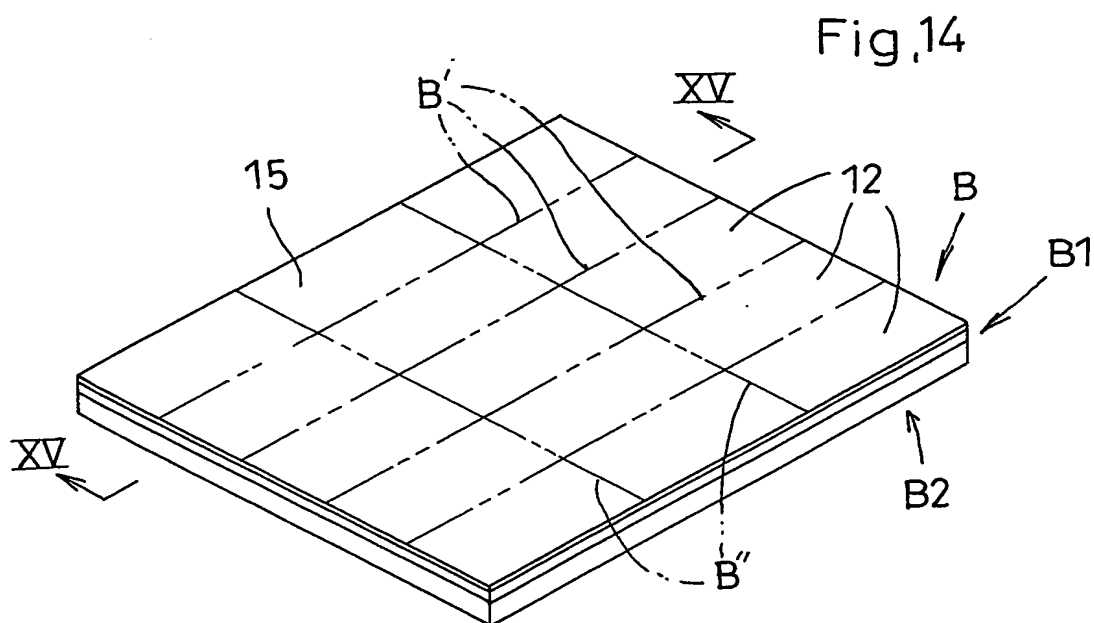
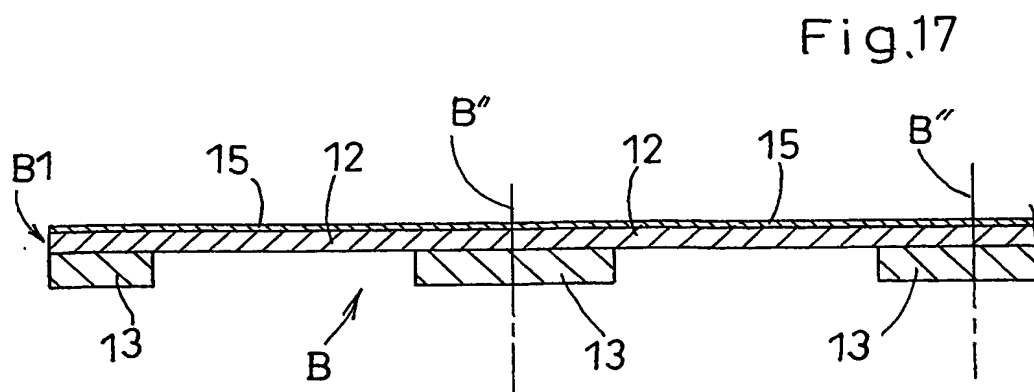
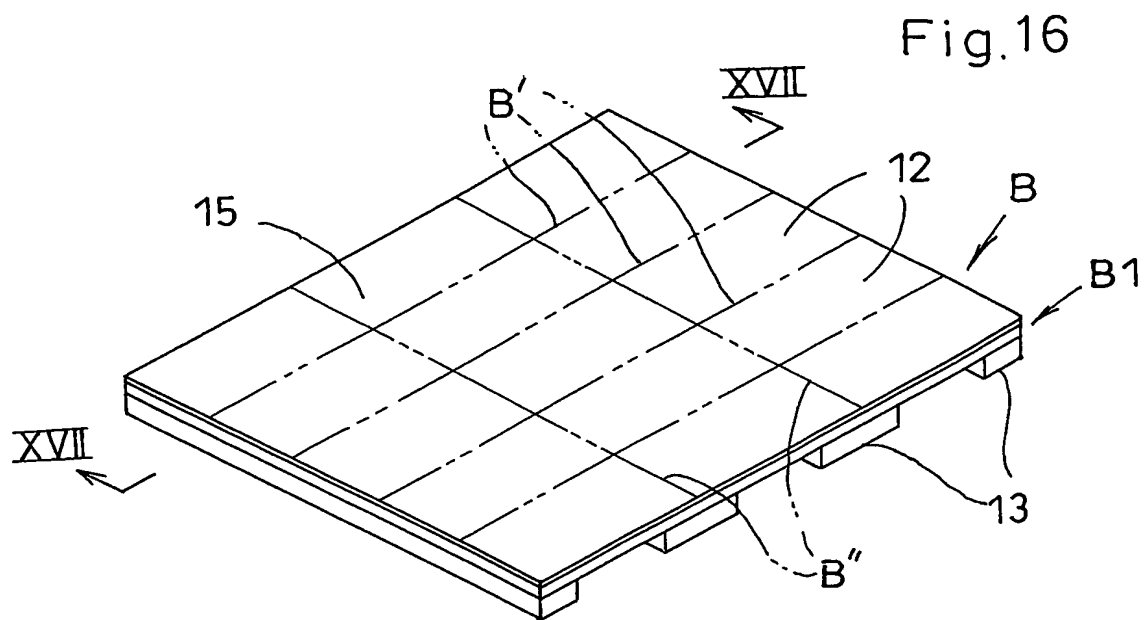
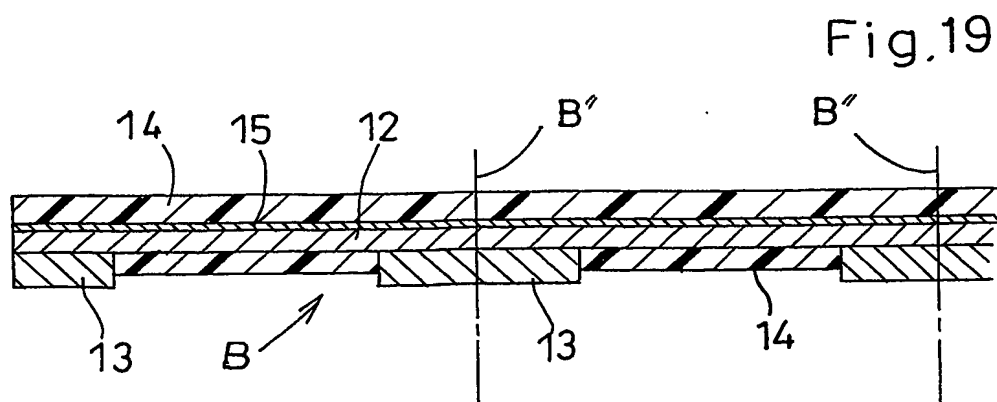
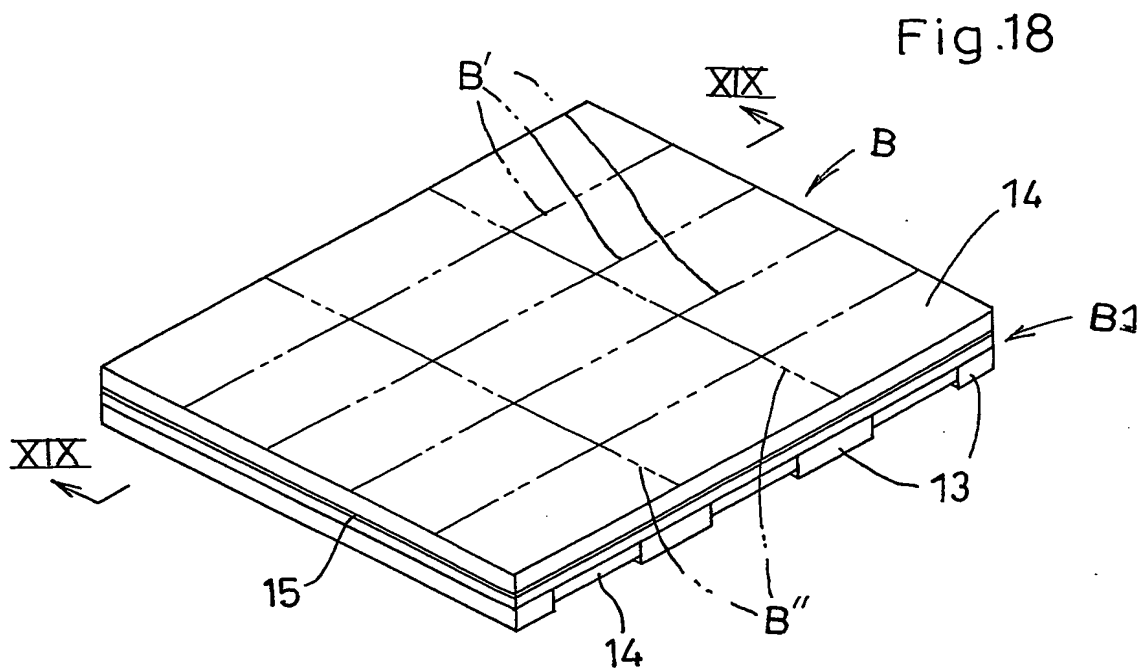


Fig.13









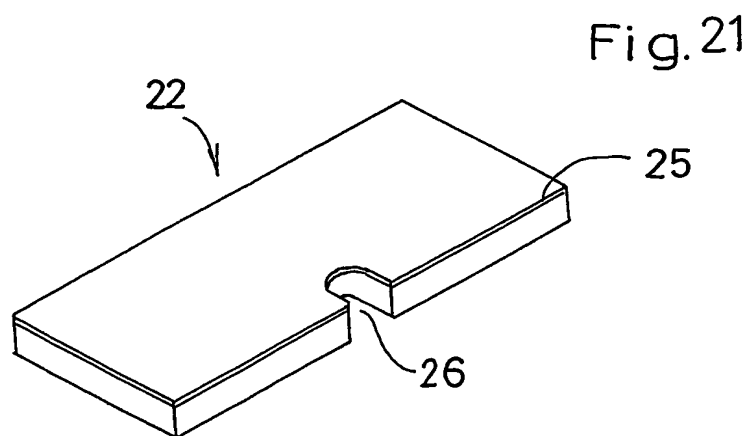
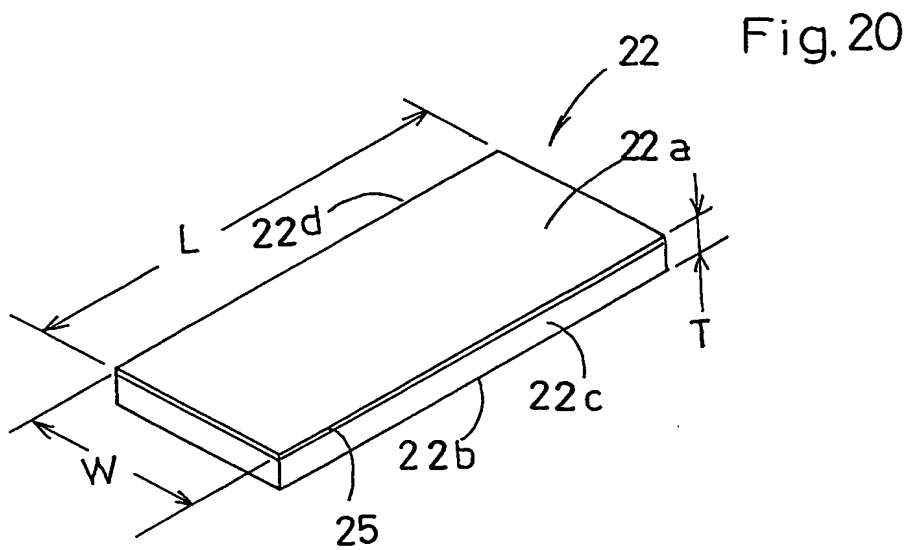


Fig. 22

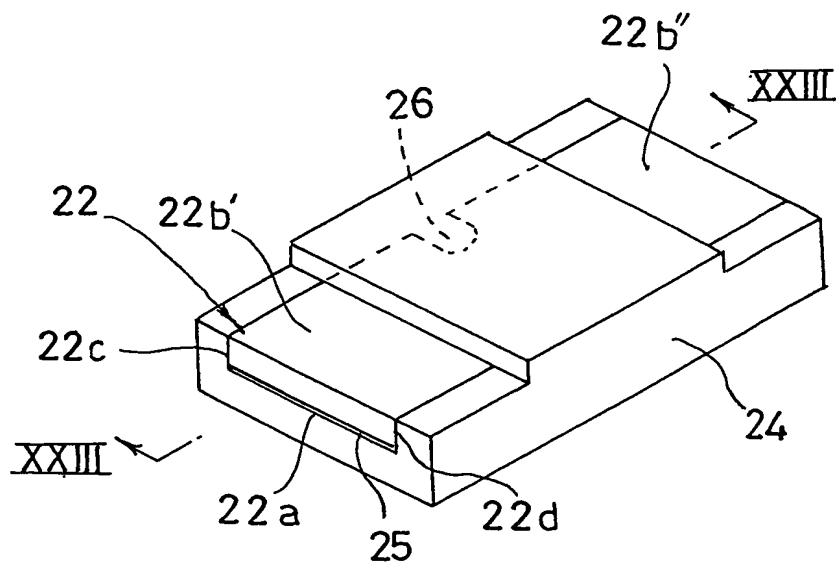


Fig. 23

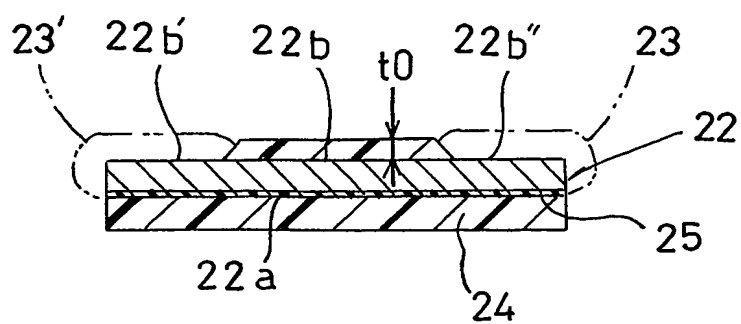


Fig.24

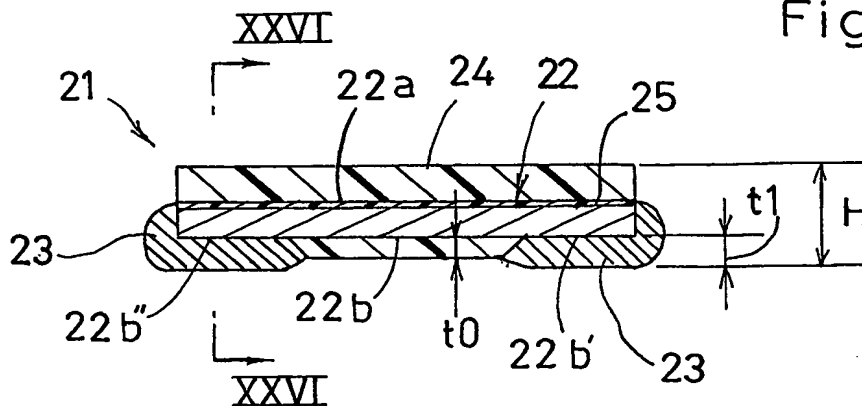


Fig.25

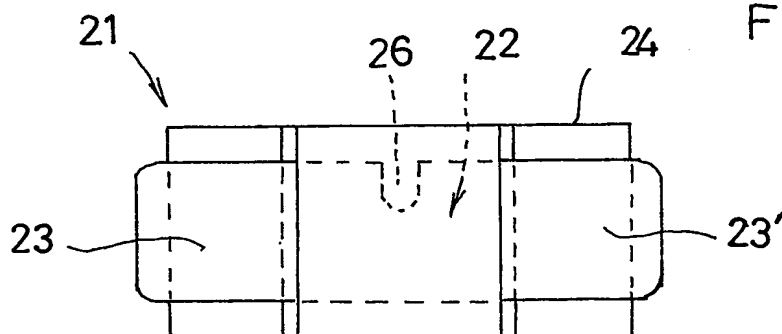
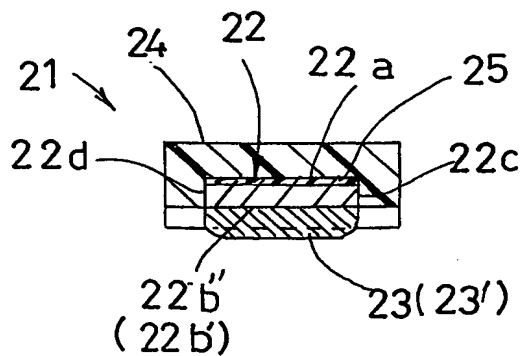
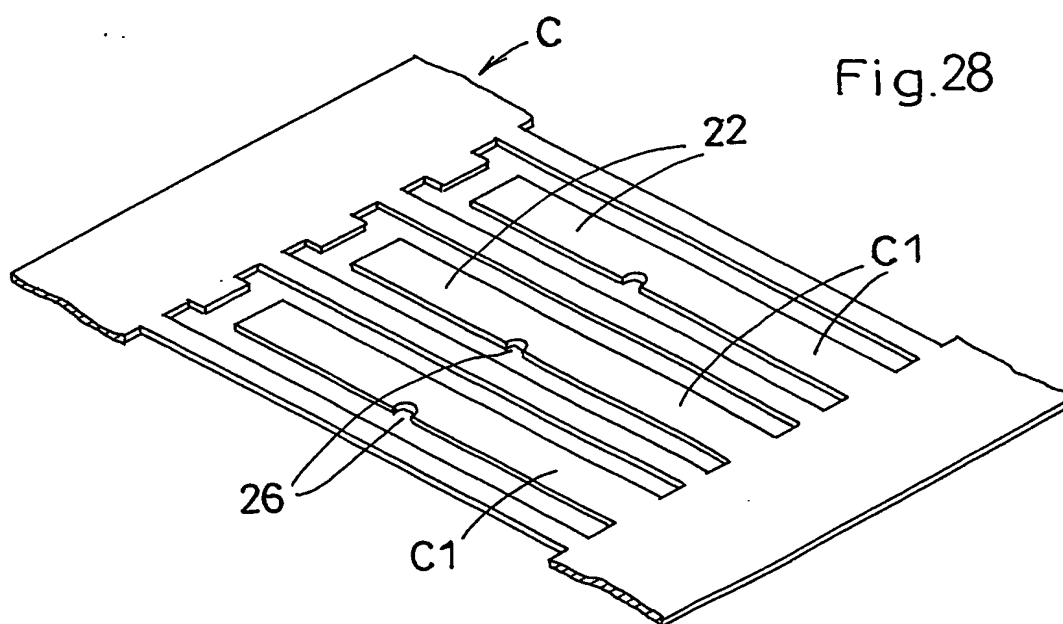
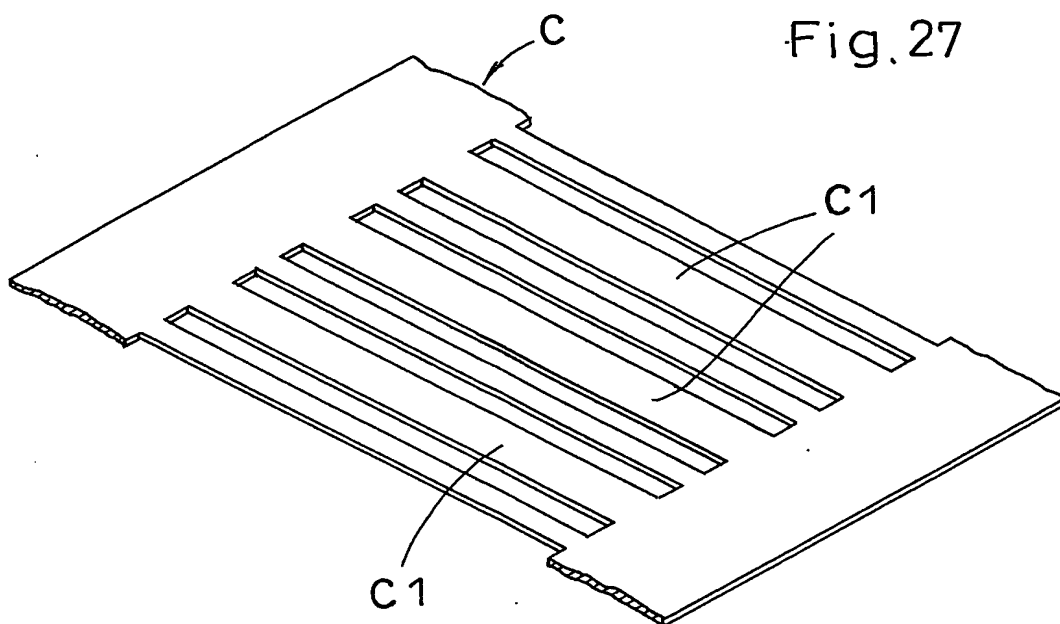
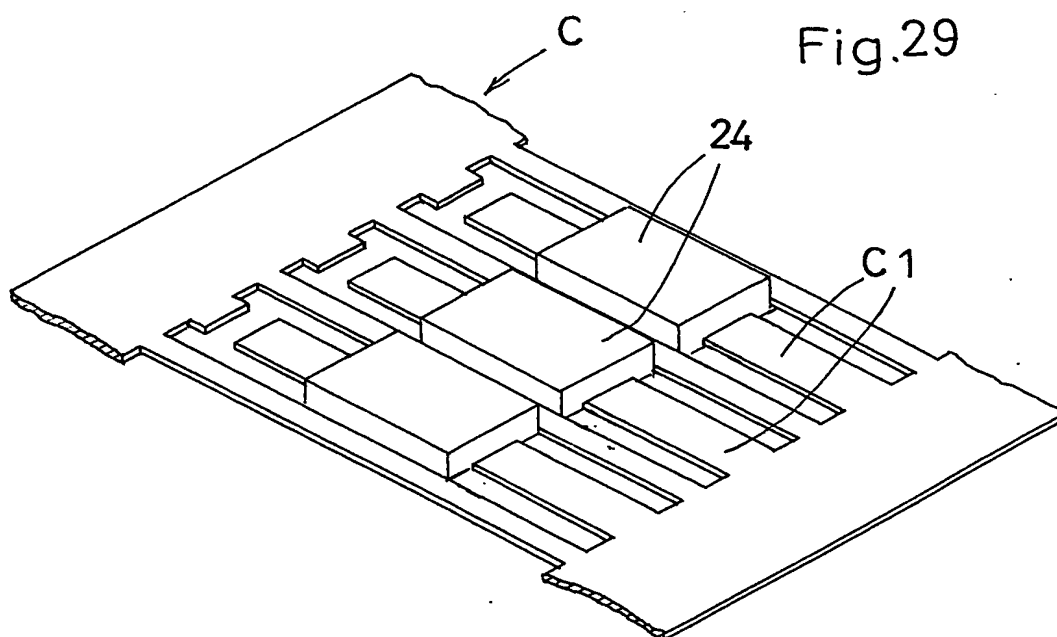


Fig.26







INTERNATIONAL SEARCH REPORT

International Application No.

PCT/JP03/07456

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl⁷ H01C3/00, 17/00

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ H01C3/00, 17/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Toroku Jitsuyo Shinan Koho	1994-2003
Kokai Jitsuyo Shinan Koho	1971-2003	Jitsuyo Shinan Toroku Koho	1996-2003

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

JOIS

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2000-216012 A (Yasumoto UNOKI), 04 August, 2000 (04.08.00), Full text; all drawings (Family: none)	1-20
A	JP 2002-50501 A (K-Tech Devices Corp.), 15 February, 2002 (15.02.02), Full text; all drawings (Family: none)	1-20

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:
 "A" document defining the general state of the art which is not considered to be of particular relevance
 "E" earlier document but published on or after the international filing date
 "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 "O" document referring to an oral disclosure, use, exhibition or other means
 "P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 "&" document member of the same patent family

Date of the actual completion of the international search
10 September, 2003 (10.09.03)

Date of mailing of the international search report
24 September, 2003 (24.09.03)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl⁷ H01C 3/00, 17/00

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl⁷ H01C 3/00, 17/00

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年

日本国公開実用新案公報 1971-2003年

日本国登録実用新案公報 1994-2003年

日本国実用新案登録公報 1996-2003年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

JOIS

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 2000-216012 A (宇ノ木保元) 2000. 08. 04, 全文, 全図 (ファミリーなし)	1-20
A	JP 2002-50501 A (ケイテックデバイシーズ株式会社) 2002. 02. 15, 全文, 全図 (ファミリーなし)	1-20

☐ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの

「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」 口頭による開示、使用、展示等に言及する文献

「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」 同一パテントファミリー文献

国際調査を完了した日

10.09.03

国際調査報告の発送日

24.09.03

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

重田 尚郎



5R.

9298

電話番号 03-3581-1101 内線 3565